

# 1 OPA 运放基本功能说明

## 1.1 OPA 引脚详细说明方式

说明方式 1 如下所示:

- OPN0、OPP0、OPO 为 OPA 的第 0 通道

OPN0: OPA\_0 通道的 N 端

OPP0: OPA\_0 通道的 P 端

OPO: OPA 的 OUT 端

- OPN1、OPP1、OPO 为 OPA 的第 1 通道

OPN1: OPA\_1 通道的 N 端

OPP1: OPA\_1 通道的 P 端

OPO: OPA 的 OUT 端

说明方式 2 如下所示:

- OPA1\_CH0N、OPA1\_CH0P、OPA1\_OUT0 为 OPA1 的第 0 通道

OPA1\_CH0N: OPA1\_0 通道的 N 端

OPA1\_CH0P: OPA1\_0 通道的 P 端

OPA1\_OUT0: OPA1\_0 通道的 OUT 端

- OPA1\_CH1N、OPA1\_CH1P、OPA1\_OUT1 为 OPA1 的第 1 通道

OPA1\_CH1N: OPA1\_1 通道的 N 端

OPA1\_CH1P: OPA1\_1 通道的 P 端

OPA1\_OUT1: OPA1\_1 通道的 OUT 端

注: 对于某些同时有 OPA1 第 0 通道和第 1 通道的芯片来说, 即一组运放

N 端可选 OPA1N\_0 和 OPA1N\_1

P 端可选 OPA1P\_0 和 OPA1P\_1

O 端可选 OPA1O\_0 和 OPA1O\_1

搭配起来一共有 8 中使用方式可选。

## 1.2 关于 OPA 描述的详细解析

**例 1:关于 CH32V003 的 OPA 的相关描述:** 一组运放、比较器: 可连接 ADC 和 TIMx  
**解析:**

- 一组运放表示的是两个通道可用, 仅有一个运放, 且一个运放也可以作为比较器使用。
- 同一时间只能使用一个通道, 即一个 OPA 只能使用一组通道中的其中一个通道。
- OPA 输出引脚可以复用成 ADC 或 TIM 的某个通道;即 OPA 的 OUT 引脚在内部与 ADC 和 TIM 相连接。具体连接通道参考 OPA\_OUT 引脚详细说明

**例 2:关于 CH32V203 的 OPA 的相关描述:** 2 组运放、比较器: 连接 ADC 和 TIMx  
**解析:**

- 2 组运放表示 4 个通道可用, 仅有 2 个运放, 且 2 个运放也可以作为比较器使用。
- 同一时间只能使用一个通道, 即一个 OPA 只能使用一组通道中的其中一个通道。
- OPA 输出引脚可以复用成 ADC 或 TIM 的某个通道;即 OPA 的 OUT 引脚在内部

与 ADC 和 TIM 相连接。具体连接通道参考 OPA\_OUT 引脚详细说明  
注：其它类型芯片按上述解析即可

## 2 OPA\_OUT 引脚详细说明

### ● 例 1:关于 CH32V003 的 OPA\_OUT 引脚详细说明

复用 引脚	ADC	TIM1	TIM2	USART	SYS	I2C	SPI	SWIO	OPA
PA1	A1	T1CH2			OSCI				OPNO
PA2	A0/AETR2	T1CH2N			OSCO				OPPO
PC0		T1CH3	T2CH3	UTX			NSS		
PC1		T1BKIN	T2CH4/T2CH1ETR	URX		SDA	NSS		
PC2	AETR	T1BKIN/T1ETR	T2CH2	URTS		SCL			
PC3		T1CH3/T1CH1N		UCTS					
PC4	A2	T1CH4/T1CH1CH2N <sup>(2)</sup>			MCO				
PC5		T1ETR/T1CH3	T2CH1ETR	UCK		SCL	SCK		
PC6		T1CH1CH3N <sup>(3)</sup>		UCTS		SDA	MOSI		
PC7		T1CH2	T2CH2	URTS			MISO		
PD0		T1CH1N		UTX		SDA			OPN1
PD1	AETR2	T1CH3N		URX		SCL		SWIO	
PD2	A3	T1CH1/T1CH2N	T2CH3						
PD3	A4/AETR	T1CH4	T2CH2	UCTS					
PD4	A7	T1CH4ETR <sup>(1)</sup>	T2CH1ETR	UCK					OP0
PD5	A5		T2CH4	UTX/URX					
PD6	A6		T2CH3	URX/UTX					
PD7			T2CH4	UCK	NRST				OPP1

PD4 为 CH32V003 的 OPA 的 OUT 引脚；

PD4 可以复用为 ADC\_IN7 或 TIM1\_CH4 或 TIM2\_CH1；

PD4 引脚的复用功能中 ADC\_IN7 和 TIM1\_CH4 和 TIM2\_CH1 在内部与 OPA 的 OUTD 端直接连接；具体使用说明如下：

- 1、当 OPA 作为运算放大器使用时，可直接使用 ADC 通道 7 采样得到 OPA 的 OUT 引脚的电压；
- 2、当 OPA 作为比较器使用时，直接使能 OPA，同时引脚也按 OPA 配置即可，可直接使用 TIM1\_CH4 通道或 TIM2\_CH1 通道的输入捕获模式，直接捕获 OPA 的 OUT 引脚的电平状态

### ● 例 2:关于 CH32V203 的 OPA\_OUT 引脚详细说明

复用 引脚	ADC	TIM1	TIM 2/3/4/5	UART USART	USB	SYS	I2C	SPI	ETH	OPA
PA0	ADC_IN0		TIM2_CH1 TIM2_CH1_ETR_2 TIM2_ETR TIM5_CH1	USART2_GTS		WKUP				
PA1	ADC_IN1		TIM2_CH2 TIM2_CH2_2 TIM5_CH2	USART2_RTS						
PA2	ADC_IN2		TIM2_CH3 TIM2_CH3_1 TIM5_CH3	USART2_TX						OPA2_OUT0
PA3	ADC_IN3		TIM2_CH4 TIM2_CH4_1 TIM5_CH4	USART2_RX						OPA1_OUT0
PA4	ADC_IN4			USART2_OK				SPI1_NSS		OPA2_OUT1
PA5	ADC_IN5			USART1_GTS_2 USART1_OK_3 USART4_TX_1				SPI1_SCK		OPA2_CHIN
PA6	ADC_IN6	TIM1_BKIN_1	TIM3_CH1	USART1_TX_3 USART4_OK_1				SPI1_MISO		OPA1_CHIN
PA7	ADC_IN7	TIM1_CHIN_1	TIM3_CH2	USART1_RX_3 USART4_GTS_1				SPI1_MOSI		OPA2_CH1P

PA2 为 CH32V203 的 OPA2 的 OUT0 引脚；

PA2 可以复用为 ADC\_IN2 或 TIM2\_CH3 或 TIM5\_CH3；

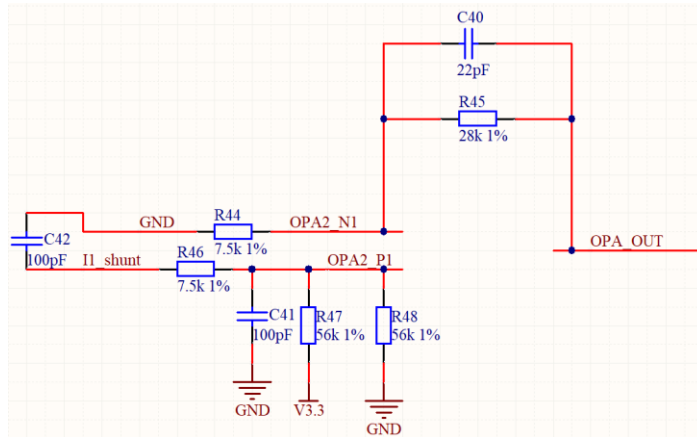
PA2 引脚的复用功能中 ADC\_IN2 和 TIM2\_CH3 和 TIM5\_CH3 在内部与 OPA2 的 OUT0 端直接连接；具体使用说明如下：

- 1、当 OPA 作为运算放大器使用时，可直接使用 ADC 通道 2 采样得到 OPA2 的 OUT0 引脚的电压；
- 2、当 OPA 作为比较器使用时，直接使能 OPA，同时引脚也按 OPA 配置即可，可直接使用 TIM2\_CH3 通道或 TIM5\_CH3 通道的输入捕获模式，直接捕获 OPA2 的 OUT0 引脚的电平状态；

注：上表中的引脚功能描述针对的是所有功能，不涉及具体型号产品。不同型号之间外设资源有差异，查看前需先根据产品型号资源表确认是否有此功能。定时器 5 只有 CH32V203RB 系列芯片才有，故 CH32V203 其它系列芯片 PA2 引脚无法复用到 TIM5\_CH3。

### 3 OPA 使用范例

- 内部 OPA 作运算放大器使用时，原理图示范如下：



注：OPA 上端需要如上图所示接上反馈电路到 OPA 的 OUT 端

原理图放大原理说明：

上图为同相运算放大器

根据运算放大器的“虚断”原理，N 端与 P 端无电流的流入和流出

$$\text{即： } U_- = U_{OUT} \times \frac{7.5}{28+7.5} = 0.2112676U_{OUT}$$

根据运算放大器的“虚短”原理，N 端与 P 端电位相等

$$\text{即： } U_+ = U_-$$

当 P 端输入电压  $I1\_shunt=0.35V$  时，可直接计算出 P 端电位为  $0.624648V$

$$\text{即： } U_- = 0.2112676U_{OUT} = U_+ = 0.624648$$

可以算得： $U_{OUT} = 2.956V$

简明计算说明：

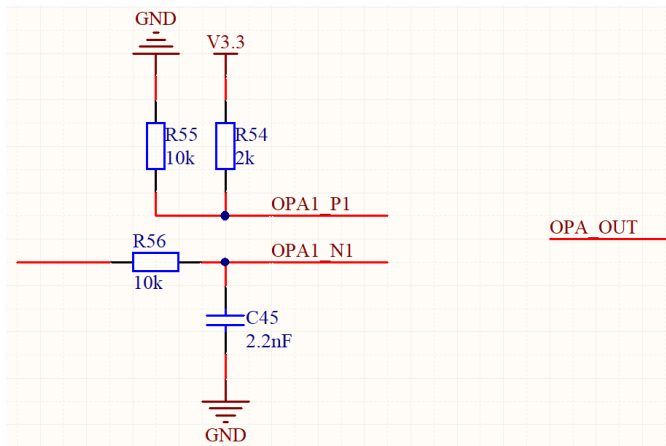
放大倍数= $28/7.5=3.733$

P 端偏置电压= $3.3/2=1.65V$

当 P 端输入电压  $I1\_shunt=0.35V$  时

$$U_{OUT} = I1_{shunt} * 3.733 + 1.65 = 0.35 * 3.733 + 1.65 = 2.956V$$

- 内部 OPA 作比较器使用时，原理图示范如下：



原理图说明：P 端电压为 2.75V

N 端输入电压大于 2.75V 时，OPA\_OUT 端呈现高电平

N 端输入电压小于 2.75V 时，OPA\_OUT 端呈现低电平